

## ชื่อเรื่องวิทยานิพนธ์

วงจรอินทิเกรเตอร์แบบสมดุลในโหมดกระแสที่มีการขัดสัญญาณโหมดร่วม

## ชื่อผู้เขียน

นายชานาญ เจนตระกูล

## วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาศึกษาไฟฟ้า

## คณะกรรมการสอบวิทยานิพนธ์

ผศ. ดร. กิติ ลิปิตอนุรักษ์

ประธานกรรมการ

ผศ. ดร. เสริมศักดิ์ เอื้อทรงจิตต์

กรรมการ

อาจารย์ ดร. นิพนธ์ ชีรจำพน

กรรมการ

ผศ. ดร. รัชชัย แสงอุดม

กรรมการ

## บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอวงจรอินทิเกรเตอร์แบบสมดุลที่ไม่มีการสูญเสียในโหมดกระแสแบบใหม่ ซึ่งมีโครงสร้างพื้นฐานมาจากวงจร Gm-C เป็นวงจรแบบผลต่าง และสร้างเป็นวงจรสมดุลโดยอาศัยการขัดสัญญาณโหมดร่วมแบบ CMFB ด้านอินพุต และขัดสัญญาณโหมดร่วมแบบ CMFF ด้านเอาต์พุต ผลการทดสอบโดยจำลองการทำงานด้วยโปรแกรม microsim วงจรสามารถทำงานที่ระดับแรงดันไฟเลี้ยง 1.5 [V] กระแสในอัลลอยในช่วง 1-10 [ $\mu$ A] เปอร์เซ็นต์ความเพียงเชิงชาร์มนิกส์รวมของกระแสเอาต์พุตโหมดต่างมีค่าน้อยกว่า 1% เมื่อป้อนกระแสอินพุตโหมดต่างที่ 75% ของกระแสในอัลลอย ด้วยจะสนับสนุนอยู่ของวงจรอินทิเกรเตอร์มีค่าเท่ากับ 2.6 [ $p$ A] และค่าพิสัยพลวัตเป็น 132 [dB] ที่กระแสในอัล 10 [ $\mu$ A] ผลของค่าพารามิเตอร์ที่สำคัญที่ไม่แมตซ์กัน เมื่อวิเคราะห์แบบมอนเต-คาร์โลพบว่าค่าพารามิเตอร์ที่ไม่แมตซ์กันคือ  $\Delta V_{th}$  และ  $\Delta K$  มีค่าน้อยกว่า 0.4 [mV] และ 2% ที่วงจรอินทิเกรเตอร์ยังคงทำงานได้

การประยุกต์ใช้งานวงจรอินทิเกรเตอร์สร้างเป็นวงจรกรองความถี่ผ่านตัว เชบิเชฟอันดับ 5 แบบลีบฟรอก วงจรกรองสามารถปรับแต่งความถี่คัดออก และอัตราการกระเพื่อมด้วยวิธีทางอิเล็กทรอนิกส์ได้ ผลการทดสอบโดยจำลองการทำงานด้วยโปรแกรม microsim วงจรกรองความถี่ผ่านตัวสามารถปรับแต่งความถี่คัดออก 5-14 [MHz] ที่กระแส  $I_B = 1-10 [\mu A]$  และค่าพิสัยพลวัตเท่ากับ 127.7 [dB] ที่ความถี่คัดออกเท่ากับ 10 [MHz] และกระแสในอัลเท่ากับ 5 [ $\mu$ A]

<b>Thesis Title</b>	Current-Mode Fully Balanced Integrator with Common-Mode Cancellation		
<b>Author</b>	Mr. Chamnan Jentrakul		
<b>M. Eng.</b>	Electrical Engineering		
<b>Examining Committee</b>	Asst. Prof. Dr. Kiti Likit-Anurucks Asst. Prof. Dr. Sermjak Uatrongjit Lect. Dr. Nipon Theera-Umpon Asst. Prof. Dr. Ratchai Saeng-Udom	Chairman Member Member Member	

## ABSTRACT

In this thesis, a new current-mode fully balanced lossless integrator is proposed. Its structure is based on the transconductance-capacitor integrator with a common-mode signal cancellation circuit. The common-mode cancellation is accomplished by using the technique of common-mode feedback and common-mode feed forward at the input and the output stages of the integrator respectively. The proposed integrator can be operated at the power supply voltage of 1.5 [V] and the bias current of 1~10 [ $\mu$ A]. The proposed integrator is verified by using Microsim simulation. The total harmonic distortion of the differential-mode output current is less than 1% at the differential-mode input current of 75% of the bias current. Noise analysis of the integrator has been performed. The current output noise of integrator is about 2.6 [ $\mu$ A] which yields the dynamic range of the integrator of 132 [dB] at 10 [ $\mu$ A] bias current level. The effects of important parameter mismatch is also analyzed using Monte-Carlo analysis. It is found that the parameter mismatch  $\Delta V_{th}$  and  $\Delta K$  are less than 0.4 [mV] and 2% respectively then the integrator can still operate properly.

The proposed integrators are employed to construct a 5-th order leapfrog Chebyshev low pass filter. The cutoff frequency and the pass band ripple can be electronically selected by adjusting the bias current and the control voltage. Microsim simulation indicates that the dynamic range of the filter is about 128 [dB] at 10 [MHz] and 5 [ $\mu$ A] bias current.