

| | |
|-----------------------------|---|
| ชื่อเรื่องวิทยานิพนธ์ | การปรับปรุงกระบวนการผลิตแผงวงจรแบบอ่อนเพื่อลดปัญหาการโค้งงอ |
| ผู้เขียน | นายศนิรัช ทับทิมทอง |
| ปริญญา | วิศวกรรมศาสตรมหาบัณฑิต (วิศวกรรมอุตสาหกรรม) |
| อาจารย์ที่ปรึกษาวิทยานิพนธ์ | ผศ.ดร.สันติชัย ชิวสุททธิศิลป์ |
| | บทคัดย่อ |

โรงงานผลิตชิ้นส่วนอิเล็กทรอนิกส์ ประเภทแผงวงจรแบบอ่อน ในนิคมอุตสาหกรรมภาคเหนือ จังหวัดลำพูน ประสบปัญหาการโค้งงอของแผงวงจรแบบอ่อน ผลิตภัณฑ์ WDC ซึ่งมีกำลังการผลิตในปี 2550 จำนวน 1,203,000 ชิ้น ปัญหาดังกล่าวก่อให้เกิดค่าใช้จ่ายในการแก้ไขความโค้งงอ 1,539,840 บาท ต่อปี

การดำเนินงานวิจัยมีจุดประสงค์เพื่อลดปัญหาการโค้งงอของแผงวงจรแบบอ่อน และหาปัจจัยหลักที่มีผลต่อความโค้งงอของแผงวงจรแบบอ่อน โดยใช้ การระดมความคิด แผนผังเหตุและผล และการวิเคราะห์ปัญหาและผลกระทบ เพื่อคัดกรองปัจจัยขึ้นต้นจาก 19 ปัจจัย เหลือ 7 ปัจจัยหลักที่มีผลต่อการโค้งงอ และใช้การออกแบบการทดลองเชิงเศษส่วนแบบ 2^{7-3} เพื่อหาปัจจัยที่มีผลต่อการโค้งงอ พบว่า ปัจจัยที่มีผลต่อความโค้งงอมี 2 ปัจจัย ได้แก่ (1) จำนวนชั้นแผ่นกระจายแรงกดในกระบวนการเคลือบอย่างรวดเร็ว (2) แบบของถาดใส่ผลิตภัณฑ์เพื่อควบคุมการยับจับผลิตภัณฑ์ หลังการปรับปรุงกระบวนการผลิตแผงวงจรแบบอ่อนผลิตภัณฑ์ WDC ระยะความโค้งงอลดจากค่าเฉลี่ย 1.4 มม. เหลือ 0.4 มม. (ระยะความโค้งงอ 0.30-0.47 มม. ช่วงความเชื่อมั่นที่ระดับ 95%) จากแผนการผลิตในปี 2551 คาดว่าจะสามารถลดค่าใช้จ่ายในการแก้ปัญหาการโค้งงอได้ 2,691,889 บาท (ลดได้ 127.1 บาท ต่อการผลิต 100 ชิ้น)

ผลการวิจัยนี้สามารถนำไปประยุกต์ใช้กับผลิตภัณฑ์แผงวงจรแบบอ่อนที่จะผลิตในอนาคต ที่มีลักษณะรูปร่าง และกระบวนการผลิตใกล้เคียงกับผลิตภัณฑ์ศึกษาวิจัย

| | |
|-----------------------|--|
| Thesis Title | Improvement of Flex Circuit Board Production Process to Alleviate the Problems of Warpage |
| Author | Mr. Sanithat Tuptimtong |
| Degree | Master of Engineering (Industrial Engineering) |
| Thesis Advisor | Asst. Prof. Dr.Suntichai Shevasuthisilp |

ABSTRACT

An electronic factory in Northern Region Industrial Estate, Lamphun province had a warpage problem of flexible circuit boards manufacturing process for the WDC products from manufacturing volume in 2007 of 1,203,000 units and had incurred cost 1,539,840 bath to solve warpage problems.

The purposes of this research were reduce amount of warpage and investigate the affecting warpage factor by using brainstorming, cause and effect and failure mode and effect analysis. According from all factors, there are divided to 7 main factors affecting warpage and fractional factorial design 2^{7-3} to investigate the effective main factors which are: (1) the number of black rubber layers used in the Fast Lamination process. (2) Design of the product tray to control handling. After improvement of the flexible circuit product WDC manufacturing process, the range of warpage is reduced from 1.4 mm. to 0.4 mm. (0.32 – 0.47 mm. at a confidence level of 95%) and the operation cost is expectedly to reduce at 2,691,889 bath form manufacturing volume in 2008 (reduce at 127.1 bath per 100 units).

The researched result is able to disseminate on further flexible circuit products which have similar platform through the same process.